

2025 International Solid-State Circuits Conference

(ISSCC) Review

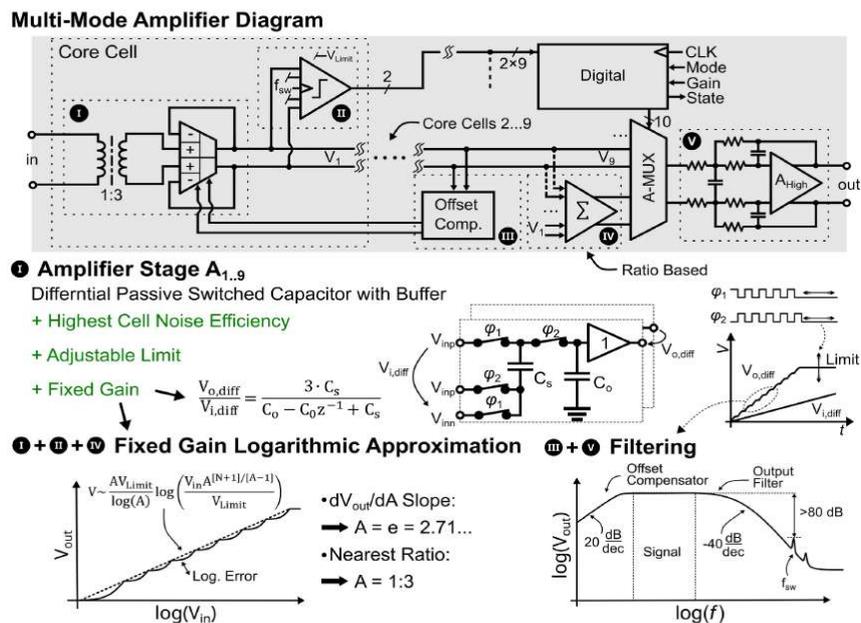
연세대학교 디스플레이융합공학과 최우준 교수

Topic : Analog

Session 3 : Amplifiers and Analog Front-Ends

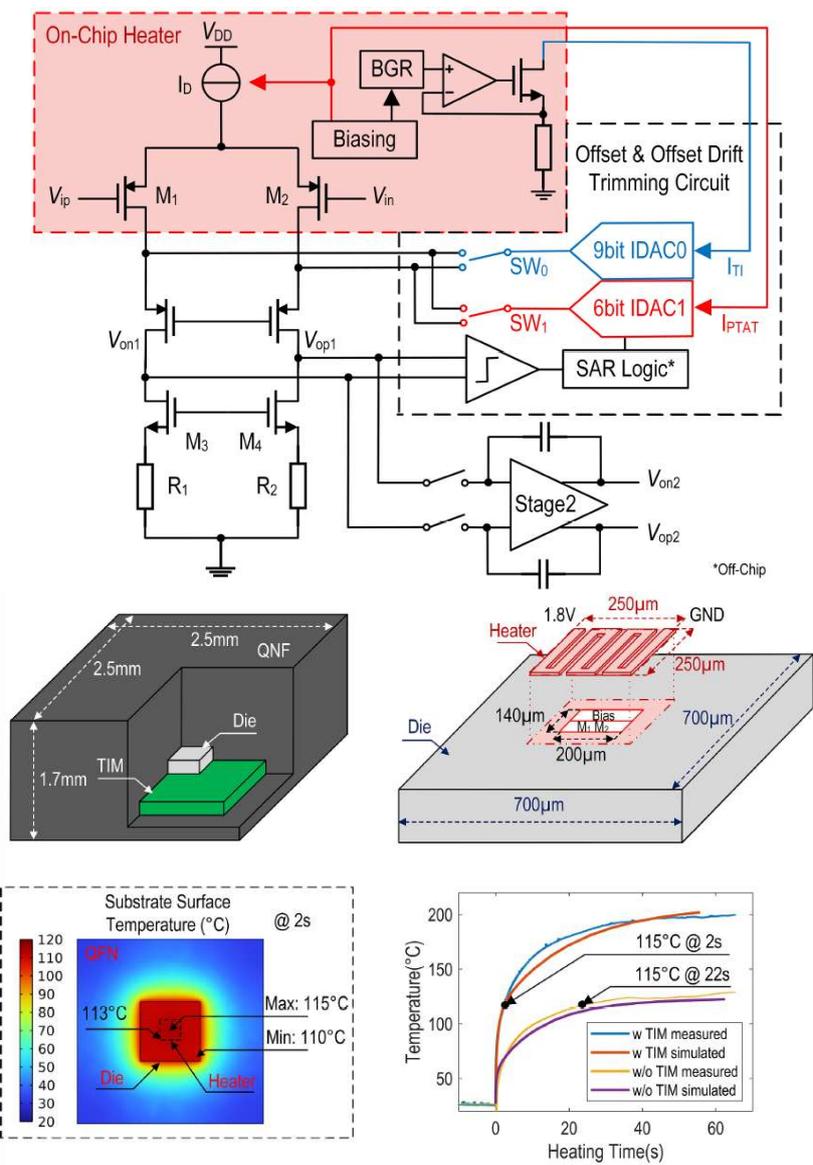
Session 3 Amplifiers and Analog Front-Ends 에서는 Class-D amplifier, Instrumentation amplifier, Multimode amplifier 등 총 4편의 논문이 발표되었다. 작년 Session 21 Audio amplifier과 비교하여 다양한 Front-end 구조 및 폭넓은 Application에 적용된 Amplifier 관련 논문을 확인할 수 있었다. 이 중 Passive switched-capacitor-based multi-mode amplifier와 Self-trimmed CMOS operational amplifier에 대한 2개의 논문을 살펴보고자 한다.

#3-3 본 논문은 Leibniz University Hannover에서 발표한 논문으로, 본 논문은 지열 에너지 발전에 활용될 수 있도록 약 200°C 환경에서, 100dB 이상의 넓은 DR을 갖는 Multi-mode amplifier를 제안한다. 해당 Amplifier는 Logarithm, Programmable gain, Automatic gain control 등 3가지 모드를 지원하여 다양한 사용 환경에 적용될 수 있다. 특히 범용적인 DC-DC converter와 Series-parallel amplifier에 활용되었던 Switched capacitor 구조의 Cell을 활용하여 PVT 변화에 강한 Gain과 높은 Noise efficiency를 동시에 구현하였다. 해당 Cell을 Cascade stage를 구성함과 동시에 Limiter를 통하여 Automatic gain control 및 Piecewise logarithmic amplification 기능을 구현하였다. 그 결과로서, -25~200°C의 온도 범위에서 0.75%의 Logarithmic conformity error를 달성하였다. 별도의 Trimming이 추가적으로 필요하지 않으며, 극한의 온도 환경에서도 안정된 성능을 제공할 수 있다. 이는 지열과 같은 신재생 에너지원 활용에 적합한 솔루션이 될 것으로 기대한다.



[그림 1] #3-3 논문에서 제안하는 Passive switched-capacitor 기반 Multi-mode amplifier

#3-4 본 논문은 Tsinghua university와 TU Delft에서 발표한 논문으로, 본 논문은 저비용의 온칩 히터 기반 2-point self-trimming 기술을 제안한다. 2개의 다른 온도 계수를 갖는 Current DAC을 기반으로 입력 트랜지스터에 대한 Bias를 조절하며, SAR loop를 통해 2개의 온도 지점에서 오프셋 전압을 보정한다. 기존의 Trimming 방식과 비교하여, 제안하는 기술은 소요 시간을 분 단위에서 초 단위로 단축할 수 있으며, 패키징 과정 이후에도 해당 기술을 간단하면서 빠르게 적용할 수 있다. 이를 통하여 양산 과정에서 뿐만 아니라 필요한 경우 사용 환경에서도 지속적인 보정이 가능하다. 제안하는 기술을 적용한 Opamp는 0.18 μm CMOS 공정에서 제작되었으며, 실온에서 $\pm 5.8\mu\text{V}$ (3σ)의 오프셋 전압을 달성하며, -40°C 에서 125°C 까지 $\pm 88\text{nV}/^\circ\text{C}$ (3σ)의 최고 수준의 오프셋 변화를 유지한다. 이는 기존 논문과 비교하여 각 7.7배 및 3.7배 향상된 성능에 해당한다. 히터를 동작시키기 위하여 1.6mW의 큰 전력 소모가 발생할 수 있지만 보정 과정에서만 사용되므로 범용적인 Opamp 사용에 적합할 것으로 예상된다.

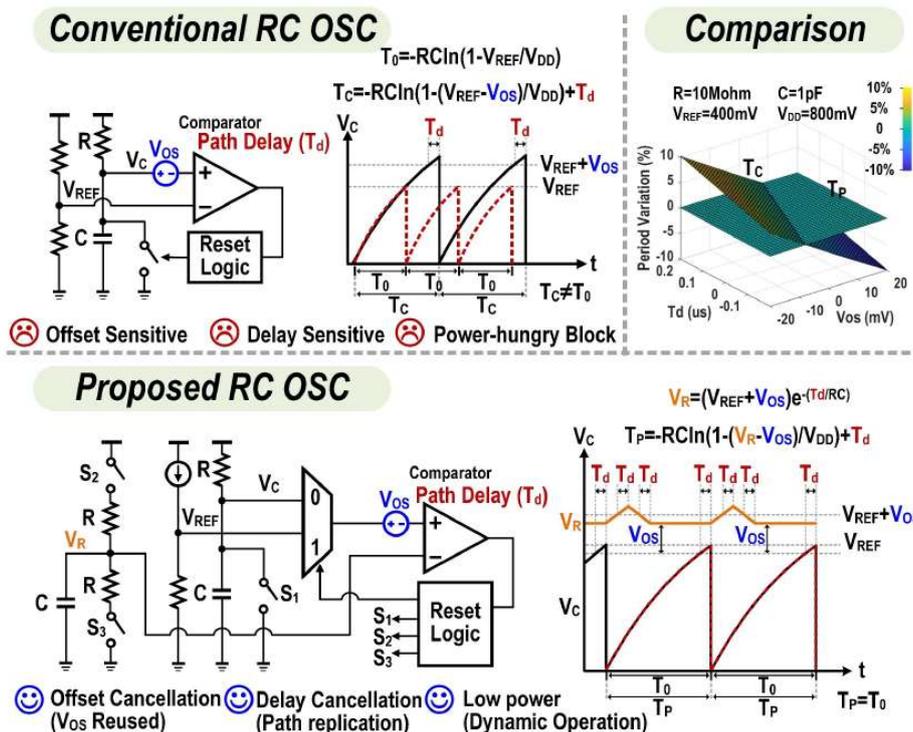


[그림 2] #3-4 논문에서 제안하는 온칩 히터를 내장한 Miller-compensated opamp

Session 4 : Analog Techniques

Session 4 Analog Techniques 에서는 ADC front-end, Frequency generation module, Crystal oscillator, Class-D amplifier, RC oscillator, Voltage reference 등 총 6편의 논문이 발표되었다. 작년과 유사하게 Oscillator 혹은 Amplifier에 치중되지 않고 광범위한 Analog circuit technique을 확인할 수 있었다. 이 중 Reference-replication 기반 RC oscillator와 3nm FinFET 공정의 Voltage reference에 대한 2개의 논문을 살펴보고자 한다.

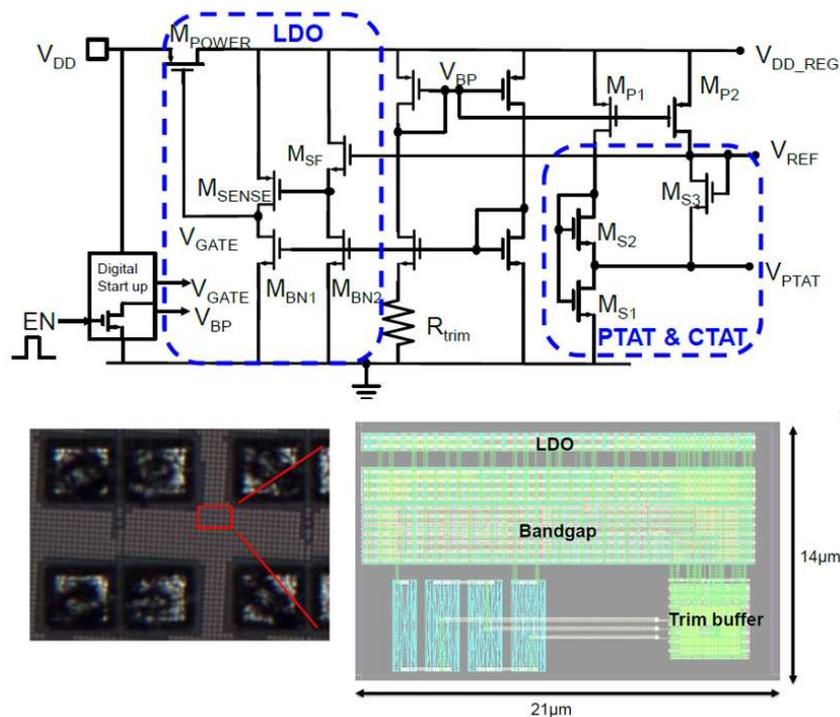
#4-5 본 논문은 University of Electronic Science and Technology of China에서 발표한 논문으로, 본 논문은 Reference-Replication 기술을 적용한 RC relaxation oscillator를 제안한다. 온도에 민감한 Path delay와 Comparator offset 정보를 Reference-replication path에 저장하여 두 요소를 동시에 보정할 수 있도록 설계하였다. 또한, Dynamic loop control를 적용하여 전력 소모를 효과적으로 절감할 수 있었다. 제안하는 RC oscillator는 65nm CMOS 공정에서 10MHz의 출력 주파수를 구현하였으며, 4.06μW의 전력을 소비하여 0.4μW/MHz의 높은 전력 효율을 달성하였다. 또한, -40°C에서 125°C의 온도 범위에서 9.83ppm/°C의 우수한 온도 계수를 달성하였으며, 전체 면적은 0.0085mm²으로 기존 논문 대비 높은 집적도를 제공한다.



[그림 3] #4-5 논문에서 제안하는 RC oscillator

#4-6 본 논문은 TSMC에서 발표한 논문으로, 본 논문은 3nm FinFET 공정에서 CMOS 기반 Voltage reference를 제안한다. 해당 Reference에서는 모든 트랜지스터를 표준 Threshold voltage 타입으로 사용하며, 또한 모든 소자는 단위 FinFET 셀을 직렬 또는 병렬로 연결하여 구현된다. 이를 통해 소자 간 Dimension 차이에 따른 Side effect를 근본적으로 제거할 수 있다. Reference

voltage를 생성하기 위하여 PTAT과 CTAT voltage는 전통적인 Weak inversion 영역의 2-Transistor 회로를 기반으로 구현된다. 1V 미만의 낮은 전원 전압에서 동작 가능하고, 5T LDO를 내장하여 270MHz 대역폭까지 높은 PSR 성능을 확보하였다. 제안하는 Voltage reference는 0.8V 전원에서 15 μ A 전류를 소모한다. -40°C에서 125°C까지 출력 전압의 평균값은 582mV이며, Trimming 없이 48개의 샘플에 대하여 온도 부정확도는 2.1% (3 σ 환산 시 3.4%)이다. 추가적인 Trimming 후에는 부정확도를 1% 이하로 줄일 수 있다. Line sensitivity는 0.75V~0.85V 범위에서 0.04%/V, PSR은 10kHz~100MHz 범위에서 -50dB 이하를 달성했으며, 100MHz~1GHz에서도 -40dB 이하의 성능을 유지함으로써 우수한 Power supply noise rejection 결과를 보여주었다. 또한 다른 논문과 비교할 때 초미세공정에서 가장 작은 294 μ m²의 면적으로 구현되었을 뿐만 아니라, 높은 PVT robustness를 가질 수 있는 고성능 Voltage reference 기술을 확인할 수 있었다.



[그림 4] #4-6 논문에서 제안하는 3nm-FinFET voltage reference

저자정보



최우준 교수

- 소 속 : 연세대학교 디스플레이융합공학과
- 연구분야 : Display IC Systems, Sensor Interfaces, Biomedical Circuits and Systems, Analog/Mixed-Signal ICs
- 이 메 일 : wjchoi11@yonsei.ac.kr
- 홈페이지 : <https://sites.google.com/view/ysicsl>